

【명세서】

발명의 명칭

저임피던스 금 전극, 그 금 전극 제조 장치, 그 금 전극 제조 방법 및 그 금 전극 제조용 전해질 용액{Low impedance gold electrode, apparatus for fabricating the same gold electrode, method for fabricating the same gold electrode and electrolyte solution for fabricating gold electrode}

발명의 상세한 설명

기술 분야

본 발명은 전극 및 그 제조방법에 관한 것으로, 특히 낮은 임피던스를 갖는 금 전극 및 그 제조방법에 관한 것이다.

배경 기술

현재 반도체 소자나 MEMS(Micro Electro Mechanical System) 소자 등의 전기전자 소자에는 다수의 전극이 형성되는데, 전극의 안정성의 측면이나 저항 또는 임피던스(impedance) 감소의 측면에서 일반적으로 금(Au) 전극이 사용된다.

한편, 바이오 센서에서와 같이 전해질 용액 사이의 전극으로 저임피던스나 안정성 등을 고려해서 금 전극이 필수적으로 사용되고 있다. 그러나, 이러한 전해질 용액 사이에 금 전극이 사용되는 경우에도, 계면에 형성되는 전기 이중층이 전해질 용액을 통해 흐르는 전류의 특성을 방해하고, 그에 따라 여전히 임피던스가 매우 높은 경향을 보인다. 현재 이러한 전기 이중층으로 인해 높은 임피던스, 예컨대, 수십 k Ω 정도의 임피던스가 측정되고 있는 실정이다.

일반적으로 전극의 임피던스가 낮을수록 노이즈에 강한 경향을 보이는데, 전해질 용액 사이의 전극의 경우, 전극의 넓이가 넓을수록 생성되는 전기 이중층의 틈을 통과할 수 있는 전자가 많아지기 때문에, 전극의 넓이와 전해질 내의 전극의 임피던스는 반비례관계를 갖는다.

현재, 전극, 특히 금 전극의 표면을 넓히기 위한 기술로 다음과 같은 방법들이 있다.

첫 번째는, 백금(Pt)을 도금하는 방법이다. 백금 도금 방법은 금 전극을 백금 도금액에 집어넣고, 전해질 용액과 닿는 전극 표면을 백금으로 도금시키는 방법이다. 이러한 백금 도금 방법을 통해 전극의 표면이 넓어지는 효과가 발생하고 그에 따라 임피던스를 감소시킬 수 있다. 그러나, 이러한 백금도금의 경우, 그 결합력이 약해 도금 전극이 쉽게 손상되어 내구력에 있어서 문제가 있고, 또한, 값비싼 백금의 사용으로 인한 비용적인 문제도 있다.

두 번째 방법으로는 황산을 이용하여 금 전극의 표면을 식각(etching)하는 방법이 있다. 금 전극 식각 방법은 금 전극을 황산 용액에 담가두어 부분적인 식각을 유도하는 방법이다. 그러나 금 전극 식각 방법은 금의 낮은 반응성으로 인해 표면적이 넓어지는 비율이 매우 미약하고 그에 따라 임피던스 감소 정도도 매우 미약하다는 문제가 있다. 예컨대, 황산을 이용하는 식각 방법의 경우 식각 전의 금 전극의 임피던스의 1/2 이하로 임피던스를 낮추기가 힘들다. 따라서, 현재는 황산을 이용한 식각 방법보다는 백금 도금을 이용하는 방법이 주로 사용되고 있는 실정이다.

한편, 전술한 바와 같이 금 전극은 반도체 소자나 MEMS(Micro Electro Mechanical System) 소자 등의 전기전자 소자에 많이 사용되는데, 금 전극이 다른 물질들과의 약한 결합력으로 인해 전극 접촉 불량에 따른 문제들이 자주 발생한다.

발명의 내용

해결 하고자하는 과제

따라서, 본 발명이 해결하고자 하는 과제는 저비용으로 표면적을 현저하게 확대하여 전해질 내에서의 임피던스를 획기적으로 낮출 수 있고, 또한 전극으로서의 내구성이 뛰어나며, 더 나아가 다른 물질과의 결합력을 증가시킬 수 있는 저임피던스 금 전극, 그 금 전극 제조 장치, 그 금 전극 제조 방법 및 그 금 전극 제조용 전해질 용액을 제공하는 데에 있다.

과제 해결수단

본 발명은 상기 과제를 달성하기 위하여, 전기분해를 이용하여 증가된 표면 조도(roughness)를 가지며, 전해질 사이의 전극으로 사용 시에, 상기 전기분해 전의 임피던스에 비해 1/10 이하의 임피던스를 가지되 0Ω 보다 큰 임피던스를 가지며, 상기 전기분해 전의 두께보다 더 얇은 두께를 갖는 단일층의 저임피던스 금 전극(gold electrode)을 제공한다.

본 발명에 있어서, 표면 조도의 측면에서 상기 저임피던스 금 전극은 RMS 표면 조도가 50 nm ~ 100nm 정도일 수 있다.

상기 저임피던스 금 전극은 표면으로 전기 이중층 형성에 따른 전류흐름 방해 효과를 줄임으로써, 상기 임피던스가 낮아질 수 있는데, 이러한 본 발명의 저임피던스 금 전극은 두 전극 사이에 전해질을 포함하는 장치, 예컨대 바이오 센서(Bio Sensor)의 전극 또는 전기화학장치의 촉매로써 이용될 수 있다.

한편, 본 발명의 상기 저임피던스 금 전극은 다른 물질과의 접촉력 향상 또는 단위 면적당 접촉양 향상을 위해 사용될 수 있는데, 예컨대 와이어 본딩(wire bonding) 시 솔더볼과의 접촉력 향상을 위해 사용되거나 OTFT(Organic Thin Film Transistor)의 소스 및 드레인 전극으로 사용될 수 있다. 또한, CNT(Carbon Nano Tube) 성장에 이용될 수도 있다.

본 발명은 또한 상기 과제를 달성하기 위하여, 그라운드(ground) 전압이 인가되는 기준 전극(reference electrode), 마이너스(-) 전압이 인가되는 카운터 전극(counter electrode), 및 플러스(+) 전극이 인가되는 동작 전극(working electrode)을 구비한 3 전극 장치, 또는 마이너스(-) 전압이 인가되는 캐소드 전극(cathode electrode) 및 플러스(+) 전극이 인가되는 애노드 전극(anode electrode)을 구비한 2 전극 장치; 상기 3 전극 장치의 기준 전극 및 카운터 전극에 접촉하거나 상기 2 전극 장치의 캐소드 전극에 접촉하는 전해질 용액(electrolyte solution); 및 상기 전해질 용액 바닥면으로 배치되고 상기 동작 전극 또는 애노드 전극에 연결된 금 박막;을 포함하고, 상기 전극들에 전압을 인가하여 상기 금 박막을 표면 처리하여 금 전극을 형성하는 저임피던스 금 전극 제조장치를 제공한다.

본 발명에 있어서, 상기 기준 전극은 은/염화은(Ag/AgCl), 칼로멜(Calomel), 및 황산수은(Hg_2SO_4) 전극 중 어느 하나의 전극으로 형성되고, 상기 카운터 전극 또는 캐소드 전극은 전이금속으로 형성되며, 상기 동작 전극 또는 애노드 전극은 금(Au)으로 형성될 수 있다. 상기 표면 처리는 전기분해에 의한 표면 처리이며, 상기 전기분해에 의해 상기 금속 박막의 표면 조도를 증가시켜 상기 금 박막의 표면적을 확대시킬 수 있다.

상기 전해질 용액은 산성 용액으로서, 전이금속 화합물을 포함할 수 있는데, 예컨대, 상기 전해질 용액은 물(H_2O), 염화백금(PtCl_6) 및 아세트산납을 포함할 수 있다.

더 나아가 본 발명은 상기 과제를 달성하기 위하여, 상기 저임피던스 금 전극 제조장치를 준비하는 단계; 상기 기준 전극으로 그라운드 전압, 상기 카운터 전극 또는 캐소드 전극으로 마이너스(-) 전압, 및 상기 동작 전극 또는 애노드 전극으로 플러스(+) 전압을 인가하는 단계; 및 상기 전극들로 소정시간 동안 전압을 인가하여 상기 금 박막을 표면 처리하는 단계;를 포함하고, 상기 표면 처리를 통해 상기 금 박막을 저임피던스 금 전극으로 만드는 금 전극 제조방법을 제공한다.

본 발명에 있어서, 상기 소정 시간은 1 ~ 100 초(sec) 정도이며, 상기 전해질 용액은 산성용액으로써 전이금속 화합물을 포함할 수 있다. 예컨대, 전해질 용액은 물(H_2O) 100ml, 염화백금($PtCl_6$) 0.01g 및 아세트산납($Pb(C_2H_3O_2)_2$) 0.01g을 포함하는 전해질 용액일 수 있다.

더 나아가, 본 발명은 상기 과제를 달성하기 위하여, 상기 저임피던스 금 전극을 포함하는 전기전자장치를 제공한다.

본 발명에 있어서, 상기 전기전자장치는 두 전극 중 적어도 하나에 상기 저임피던스 금 전극을 이용하고, 상기 두 전극 사이에 전해질 용액을 포함하는 장치일 수 있는데, 예컨대, 상기 전기전자장치는 센서, 전지 및 전기화학반응 장치 중 어느 하나일 수 있다. 상기 전기전자장치가 전기화학반응 장치는 경우, 상기 저임피던스 금 전극은 촉매로써 이용될 수 있다.

또한, 상기 전기전자장치는 반도체 장치 또는 MEMS(Micro Electro Mechanical System) 장치일 수 있다. 상기 전기전자장치는 반도체 장치인 경우, 상기 반도체 장치의 활성층(active layer)으로 상기 저임피던스 금 전극이 접합되어 형성될 수 있다. 이러한 상기 반도체 장치는 기판; 상기 기판 상에 형성된 활성층; 상기 활성층에 접합된 상기 금 전극으로 형성된 소스 및 드레인 전극; 및 상기 활성층 상의 절연층; 및 상기 절연층 상의 게이트 전극;을 포함하는 트랜지스터일 수 있다.

또한, 상기 트랜지스터는 상기 활성층이 유기물 반도체인 유기 박막 트랜지스터(Organic Thin Film Transistor: OTFT)이고, 상기 트랜지스터는 스테거드(staggered), 역스테거드(inverted staggered), 코플랜너(coplanar), 및 역코플랜너(inverted coplanar) 구조 중 어느 하나의 구조를 가질 수 있다.

한편, 상기 전기전자장치는 솔더볼을 포함할 수 있는데, 상기 저임피던스 금 전극으로 상기 솔더볼이 접합될 수 있다. 또한, 상기 전기전자장치는 CNT(Carbon Nano Tube)를 포함할 수 있는데, 상기 CNT는 상기 금 전극 상에서 성장될 수 있다.

효 과

본 발명에 따른 저임피던스 금 전극 및 그 제조방법은 전기분해를 통해 표면 조도를 증가시켜 표면적을 확대시킴으로써, 임피던스를 획기적으로 낮출 수 있고, 비용면에서도 저비용으로 용이하게 금 전극을 제조할 수 있다.

또한, 본 발명에 따른 저임피던스 금 전극은 외부의 자극에 쉽게 손상되지 않아 내구성이 우수한 금 전극을 구현할 수 있게 한다.

더 나아가, 본 발명에 따른 저임피던스 금 전극은 표면 조도 증가에 따라 다른 물질들과의 결합력을 증가시켜, 종래 반도체 소자나 MEMS 소자 등의 전기전자소자에서 자주 발생하던 전극 접촉불량 문제를 해결할 수 있다.

한편, 본 발명에 따른 저임피던스 금 전극은 표면 조도 증가에 따라 표면적이 상대적으로 확대되어, 단위 면적당 접촉 물질량을 증가시킬 수 있다. 예컨대, 본 발명의 저임피던스 금 전극에서 성장시키는 CNT의 양을 증가시킬 수 있다.

발명의 실시를 위한 구체적인 내용

이하에서는 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다. 이하의 설명에서 어떤 구성 요소가 다른 구성 요소의 상부에 존재한다고 기술될 때, 이는 다른 구성 요소의 바로 위에 존재할 수도 있고, 그 사이에 제3의 구성 요소가 개재될 수도 있다. 또한, 도면에서 각 구성 요소의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되었고, 설명과 관계없는 부분은 생략되었다. 도면상에서 동일 부호는 동일한 요소를 지칭한다. 한편, 사용되는 용어들은 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다.

도 1은 본 발명의 일 실시예에 따른 금 전극 제조장치를 개략적으로 보여주는 단면도이다.

도 1을 참조하면, 본 실시예에 따른 금 전극 제조장치는 금 박막(100), 세 개의 전극(110, 120, 130), 전해질 용액(140), 전해질 용액 펜스(150), 패시베이션층(160) 및 글래스 웨이퍼(170)를 포함한다.

세 개의 전극은 그라운드 전압이 인가되는 기준 전극(110, reference electrode), 마이너스(-) 전압이 인가되는 카운터 전극(120, counter electrode), 플러스(+) 전압이 인가되는 동작 전극(130, working electrode)을 포함한다. 여기서, 동작 전극(130)은 전기분해에 의해 표면 처리가 수행될 금 박막(100)으로 연결된다. 이렇게 구성된 카운터 전극과 동작 전극 사이에는 일정한 정전류가 흐르게 된다.

한편, 이러한 전극들은 금 박막의 전기 분해를 위해 특정 성분으로 형성되는 것이 바람직하다. 예컨대, 상기 기준 전극은 은/염화은(Ag/AgCl), 칼로멜(Calomel), 및 황산수은(Hg_2SO_4) 전극 중 어느 하나의 전극으로 형성되고, 상기 카운터 전극은 전이금속으로 형성되며, 상기 동작 전극은 금 박막(100)과 동일 성분의 금(Au)으로 형성될 수 있다. 카운터 전극의 전이금속으로는 백금(Pt) 전극을 예로 들 수 있다.

전해질 용액(140)은 금 박막(100)의 전기분해 반응을 위한 산성 용액으로써, 전이금속 화합물을 포함한다. 예컨대 물(H_2O), 염화백금(PtCl_6) 및 아세트산납($\text{Pb}(\text{C}_2\text{H}_3\text{O}_2)_2$)을 포함하여 형성되는데, 정량적으로 전해질 용액(140)은 물 100ml, 염화백금 0.01g 및 아세트산납 0.01g 정도를 포함한다. 이러한 전해질 용액(140)은 전해질 용액 펜스(150) 및 패시베이션층(160)을 통해 외부와 차단된다. 여기서, 전이금속 화합물은 촉매로서의 기능을 한다.

금 박막(100)은 전해질 용액(140) 하부의 글래스 웨이퍼(170) 상으로 배치되며, 동작 전극(130)과 연결된다. 도 1에서 금 박막(100)과 동작 전극(130)이 구별되어 표시되어 있지만, 금으로 형성된 일체형의 박막 중 전해질 용액으로 노출된 부분을 본 발명의 금 박막(100)으로, 그리고 금 박막(100)에서 연장되어 패시베이션층(160) 하부로 배치되는 부분을 동작 전극(130)으로 생각할 수 있다.

한편, 본 실시예에서는 금 박막(100)이 전해질 용액(140) 하부에 배치되었지만, 하부에 한정되지 않고 다양한 위치에 배치될 수 있다. 예컨대, 동작 전극(130)에만 연결되어 있다면, 측면의 전해질 용액 펜스(150) 부분으로 배치될 수도 있고, 또한 전해질 용액 중간 부분에 떠 있는 구조로 배치될 수도 있다. 전해질 용액 중간 부분으로 배치되는 경우에는 금 전극을 형성할 재료를 박막 형태가 아닌 봉 형태로 형성하는 것이 바람직하다.

패시베이션층(160)은 전해질 용액을 가두고 또한 전체 금 박막 중 전기분해될 부분의 금 박막(100)을 한정한다. 그에 따라, 패시베이션층(160)은 절연체로 형성됨은 물론이다.

도 1에서 금 전극 제조 장치를 개략적으로 도시하고 있지만, 본 발명의 금 전극 제조 장치는 상기 전극들, 전해질 용액 등의 구성 및 가해지는 전압의 특징이 유지되는 한 다른 구조의 제조 장치가 채용될 수 있음은 물론이다. 예컨대, 글래스 웨이퍼(170)나 전해질 용액 펜스(140), 및 패시베이션층(160)은 다양한 구조나 재질 등으로 형성될 수 있다.

한편, 본 실시예에서는 기준 전극, 카운터 전극 및 동작 전극을 포함하는 3전극 시스템을 예를 들었지만 2 전극 시스템을 본 실시예에 적용할 수 있음은 물론이다. 즉, 캐소드(cathode) 전극 및 애노드(anode) 전극을 포함하는 2 전극 시스템이 본 실시예의 저임피던스 금 전극 제조장치에 이용될 수 있다. 2 전극 시스템이 이용되는 경우, 마이너스 전압이 인가되는 캐소드 전극이 전해질 용액에 접촉하고, 플러스 전압이 인가되는 애노드 전극은 동작 전극과 같이 금 박막으로 연결된다. 또한, 캐소드 전극은 전술한 카운터 전극과 동일한 재질로 형성될 수 있고, 애노드 전극은 전술한 동작 전극과 동일한 재질로 형성될 수 있다.

본 실시예의 금 전극 제조 장치는 전술한 구성을 가지고, 소정시간 예컨대, 1 ~ 100 초간의 전기분해를 통해 금 박막(100)의 표면을 전기분해 함으로써, 표면 조도(roughness) 증가 및 그에 따른 표면적 확장을 통해 임피던스를 획기적으로 감소시킬 수 있다. 이러한, 전기분해에 따른 금 박막(100)의 표면 조도 증가 및 임피던스 감소에 대한 내용은 이하 도 2a ~ 3b에 대한 설명부분에서 설명한다.

도 2a ~ 2d는 도 1의 금 전극 제조장치를 통해 시간에 따라 금 박막이 전기분해되어 표면 조도가 증가한 모습을 보여주는 AFM(Atomic Force Microscope) 사진들이다. 여기서, 상부의 사진은 금 박막 표면에 대한 것이고, 하부는 AFM에 의한 금 박막의 3차원 영상을 보여주는데, X 및 Y축은 μm 단위이고, Z축은 nm이다. 한편, Z축은 X축 및 Y축에 대비해서 상대적으로 스케일 업 되었다. 즉, Z축의 경우, 표면 조도 증가를 좀더 명확하게 보여주기 위하여 확대되어 도시되어 있다.

도 2a의 왼쪽 사진은 전기분해 전의 표면 영상 및 3차원 영상이며 오른쪽 사진은 전기분해 1초 후의 표면 영상 및 3차원 영상이다. 도시된 바와 같이 전기 분해 1초 후 급격히 금 박막의 표면 조도가 증가함을 확인할 수 있다.

다른 사진들은 전기분해의 시간이 좀더 진행된 후에 대한 사진들로서, 도 2b의 왼쪽은 2초 후, 오른쪽은 5초 후의 사진이고, 도 2c의 왼쪽은 10초 후, 오른쪽은 20초 후, 그리고 도 3d의 왼쪽은 50초 후, 오른쪽은 100초 후에 대한 사진이다. 이와 같은 사진들을 통해 알 수 있듯이 전기분해가 진행되면서, 점점 금 박막의 두께가 얇아지고 있음을 확인할 수 있고, 한편, 표면 조도는 처음 1초 후의 정도와 거의 비슷한 수준을 유지하고 있는 것으로 확인되었다. 따라서, 얇은 금 전극을 원하는 경우에는 좀더 긴 시간을 가지고 전기분해를 진행시킬 수 있으나, 그렇지 않은 경우에는 1초 정도의 짧은 전기분해만 가지고서도 원하는 임피던스 특성을 갖는 금 전극을 얻을 수 있다.

도 3a는 종래 백금 도금 방법을 통해 임피던스가 감소하는 모습을 보여주는 그래프로서, X축은 전류인가시간으로 초 단위이며, Y축은 금 박막이 도금되면서 전해질 용액 내에서 측정된 임피던스로서 $k\Omega$ 단위를 갖는다. 한편, 인가되는 전류는 약 $270\ \mu\text{A}$ 으로 카운터 전극에서 동작 전극으로 흐른다.

도시된 바와 같이 종래 백금 도금 방법의 경우, 2초 후 정도에서 금 전극의 임피던스가 도금 전의 임피던스에 의해 1/10 이하로 감소하고 있음을 확인할 수 있으며, 또한 계속적인 전류인가를 통해 임피던스가 조금씩 더 감소하고 있음을 확인할 수 있다. 그러나 배경 기술분야에서 전술한 바와 같이 이러한 백금 도금 방법은 백금의 약한 결합력으로 인해 쉽게 금 전극이 손상되는 심각한 문제를 안고 있다.

도 3b는 본 발명의 금 박막이 전기분해를 통해 임피던스가 감소하는 모습을 보여주는 그래프로서, 역시 X축은 전류인가시간으로 초 단위이며, Y축은 금 박막이 전기분해되면서 전해질 용액 내에서 측정된 임피던스로서 $k\Omega$ 단위를 갖는다. 한편, 인가되는 전류는 약 $270\ \mu\text{A}$ 인데, 백금 도금 방법과는 반대로 동작 전극에서 카운터 전극으로 흐른다.

도 3b에 도시된 바와 같이, 본 발명에 따른 전기분해를 이용하는 경우, 1초 후의 금 박막의 임피던스가 전기분해 전의 임피던스에 비해 거의 1/30 정도로 감소하고 있음을 확인할 수 있고, 한편, 1초 후에는 전기분해 시간에 상관없이 거의 비슷한 수준의 임피던스를 유지하고 있음을 확인할 수 있다. 이는 도 2a ~ 2d에서 표면 조도가 전기분해 시간과 관계없이 거의 비슷한 수준으로 유지되는 결과와 일치한다고 할 수 있다.

본 발명의 전기분해를 통해 얻은 금 전극은 백금 도금을 통해 얻은 금 전극과 거의 동일한 수준의 낮은 임피던스를 가지며, 또한, 이러한 본 발명의 전기분해 방법은 1초 정도의 짧은 시간을 통해 원하는 저임피던스의 금 전극을 용이하게 제조할 수 있는 이점을 제공한다. 한편, 도 5a ~ 6b에 대한 설명부분에서 설명하겠지만, 전기분해를 통해 형성된 금 전극은 백금 도금을 통해 얻은 금 전극에 비해 매우 우수한 내구력을 갖는다. 즉 외력에 의해 전극의 변형이나 그에 따른 전극 손상문제가 발생하지 않는다.

한편, 전기분해를 통해 얻은 금 전극의 임피던스가 낮은 이유는 표면 조도 증가에 따라 표면적이 증가하여 전기 이중층 사이로 전자의 투과성이 증가하기 때문으로 해석되며, 또한, 표면 조도 증가에 따라 전기 이중층에 의한 전류흐름 방해효과가 억제되기 때문으로 해석될 수 있다.

도 4는 본 발명의 금 박막이 시간에 따라 전기분해되어 표면 조도(roughness)가 증가하는 모습을 보여주는 그래프이다.

도 4는 본 발명의 금 박막이 전기분해에 의해 저임피던스 금 전극의 RMS(Root-Mean-Square) 표면 조도

(roughness)를 보여주는 그래프로써, X축은 초(sec) 단위의 전류인가시간을 Y축은 nm 단위의 표면 조도를 나타낸다.

도 4를 참조하면, 전기분해 전에 금 박막 표면의 조도가 10.0 nm 이하를 가지다가 전기분해 1초 후 약 5배 이상, 예컨대 60.0 nm 이상으로 증가함을 보여준다. 한편, 1초 이후부터는 약간의 변동을 보이고는 있으나 거의 비슷한 조도 수준을 보여준다. 이는 도 3b에서 1초 후부터는 시간에 상관없이 임피던스가 비슷한 수준으로 유지되는 것과 일치하는 결과이다. 즉, 표면 조도 증가가 임피던스 감소의 주요 인자임을 확인할 수 있다.

도 5는 본 발명의 금 박막이 시간에 따라 전기분해되고 있는 모습을 보여주는 사진이다.

도 5를 참조하면, 전기 분해의 시간이 진행되면서 패시베이션층(160)에 의해 둘러싸인 금 박막(100)이 얇아지는 것을 확인할 수 있는데, 100 초 후의 경우에는 거의 투명한 수준까지 금 박막이 얇아지는 것을 확인할 수 있다. 여기서 130은 앞서 금 박막(100)으로 연결되는 동작 전극이다.

도 6a는 전기분해 전의 웨이퍼 상의 금 박막에 대한 사진이고, 도 6b는 도 6a의 I-I'라인을 통해 알파-스텝(Alpha-step) 장비를 이용하여 간접적으로 전극의 강도를 측정한 테스트 그래프이다. 여기서, Y축은 옹스트룡(Å) 단위이며, X축은 μm 단위이고, 가해진 수직력(vertical force)은 약 16.8mg이다.

알파-스텝 장비는 웨이퍼 표면 위의 단차가 있는 박막의 두께 및 스텝 프로파일(step profile)을 측정하기 위해서 개발된 장비로서, 탐침이 웨이퍼 표면을 긁고 지나감으로써, 표면 단차의 변화로 발생하는 압력을 감지하여 그 단차의 두께를 측정하는 장비이다. 이러한 알파-스텝 장비의 경우, 최소 0.1mg에서 최대 16.8mg의 누르는 힘을 가해 웨이퍼 상의 박막 측정하게 되는데, 종래 백금 도금된 금 전극의 경우, 알파-스텝 장비의 최소 힘, 즉 0.1mg의 힘을 가해 단차를 측정하는 경우에도 손상이 심각하여 전극으로 사용할 수 없는 경우가 자주 발생한다.

여기서, 도 6b는 전기분해 전의 금 박막에 대한 알파-스텝(Alpha-step) 장비를 이용한 단차 측정 그래프로써, 본 발명의 전기분해 후의 금 박막에 대한 알파-스텝(Alpha-step) 장비를 이용한 단차 측정 결과에 대한 기준으로써 사용된다.

한편, 도 6c는 도면의 이해를 위해 도 6a의 표면 사진을 단면으로 비교하여 보여주는 도면이다. 즉, 도 6c의 아랫부분의 형상이 알파-스텝(Alpha-step) 장비를 이용하여 단차 측정한 그래프의 직선 라인과 거의 일치함을 확인할 수 있다.

도 7a는 본 발명의 전기분해 후의 웨이퍼 상의 금 전극에 대한 사진이고, 도 7b는 도 7a의 II-II'라인을 통해 알파-스텝 장비를 이용하여 간접적으로 전극의 강도를 측정한 테스트 그래프이다. 역시, Y축은 옹스트룡(Å) 단위이며, X축은 μm 단위이고, 가해진 수직력(vertical force)은 약 16.8mg이다.

도 7b를 참조하면, 전기 분해 후의 웨이퍼 상의 금 박막에 대한 알파-스텝 장비를 이용한 단차 측정 결과가 거의 도 6b의 전기 분해 전과 동일함을 확인할 수 있다. 이를 통해 알파-스텝을 통한 단차 측정에도 불구하고 본 발명의 전기분해를 통해 얻은 금 박막은 전극 형태가 망가지지 않고 견뎌낼 수 있는데, 그에 따라 본 발명의 전기분해를 통해 얻은 금 전극이 매우 우수한 내구력을 가짐을 간접적으로 알 수 있다. 즉, 종래의 백금 도금의 금 전극의 경우, 0.1mg의 측정 강도에서도 손상이 되었으나, 본 발명의 전기분해를 이용한 금 전극은 최대한의 측정강도, 즉 16.8mg 에서도 전극의 손상 없이 유지됨을 확인할 수 있다.

따라서, 본 발명의 전기분해를 이용한 금 전극은 전해질 용액 사이의 전지를 포함하는 바이오 센서, 전지, 전기화학 장치 등의 다양한 전기전자 장치에서 안정적인 전극으로서 활용될 수 있다. 또한 본 발명의 전기분해를 이용한 금 전극은 저임피던스 특성이 종래 백금 도금 방법에 의한 금 전극의 임피던스와 비슷하면서, 저비용으로 용이하게 제조할 수 있으므로, 금 전극을 포함하는 전기전자 장치의 생산 단가를 현저하게 낮출 수 있는 장점을 갖는다.

한편, 화학 반응에서, 촉매의 경우 표면 길쭉이가 넓을수록 촉매로서의 역할을 효율적으로 수행할 수 있다. 그

에 따라, 본 발명의 저임피던스 금 전극은 전기분해에 의한 표면 조도가 증가 되었기 때문에, 촉매로서의 기능을 효율적으로 수행할 수 있는 장점을 갖는다.

도 8은 본 발명의 다른 실시예에 따른 저임피던스 금 전극을 포함하는 연료 전지에 대한 단면도이다.

도 8을 참조하면, 본 실시예에 따른 저임피던스 금 전극을 포함하는 연료 전지는 전해질층(1000), 전해질층(1000) 양 측면으로 형성된 저임피던스 금 전극(100) 및 저임피던스 금 전극(100)에 연료 및 산화재를 공급하는 공급부(1100, 1200)를 포함한다.

여기서, 저임피던스 금 전극(100)은 앞서 전기분해를 통해 표면 조도가 증가한 금 전극으로서, 표면으로 형성되는 전기 이중층에 의한 전기방해 효과가 줄어들어 임피던스를 낮출 수 있음을 전술한 바와 같다. 한편, 공급부(1100, 1200)는 연료를 공부하는 연료 공급부(1100) 및 산화재를 공급하는 산화재 공급부(1200)를 포함하는데, 전해질층(1000)과 저임피던스 금 전극(100) 사이의 화학 반응을 통해 생산된 반응 생성물은 연료 및 산화재 공급 방향과 반대 방향으로 전달된다.

본 실시예에 따른 저임피던스 금 전극을 포함하는 연료전지는 임피던스가 낮기 때문에 연료전지 또는 건전지 등의 효율적인 전류 생산을 가능하게 하고 또한 발열문제 등을 효과적으로 해결할 수 있다.

도 9는 본 발명의 또 다른 실시예에 따른 저 임피던스 금 전극 제조방법에 대한 흐름도이다. 설명의 편의를 위해 도 1을 참조하여 설명한다.

도 9를 참조하면, 금 전극을 제조하기 위하여 먼저, 도 1과 같은 금 전극 제조장치를 준비한다(S100). 다음 각 전극으로 전압 인가를 시작한다(S200). 즉, 기준 전극(110)으로 그라운드 전압을, 카운터 전극(120)으로 마이너스 전압을 그리고 동작 전극(130)으로 플러스 전압을 인가한다. 마지막으로 소정시간 전압 인가를 통해 금 박막(100)을 표면처리, 즉 전기분해 한다(S300). 여기서, 소정시간은 원하는 금 전극의 두께에 따라 1 ~ 100초 사이에서 임의로 선택할 수 있고, 그 소정시간에 일정 정전류가 동작 전극과 카운터 전극 사이에 흐른다. 한편, 이러한 소정 시간이 1 ~ 100초 사이에 한정되는 것은 아니고 그 이하 또는 이상일 수 있음은 물론이다. 예컨대, 0.1 초 정도의 짧은 전압인가를 통해서도 금 박막의 표면 조도를 증가시킬 수 있다.

지금까지 본 발명의 금 전극에 대하여 임피던스 감소의 측면에서 설명하였다. 그러나 본 발명의 금 전극의 특징이 임피던스 감소만이 있는 건 아니다. 이하에서는 본 발명의 금 전극의 다른 특징적인 면에 대하여 설명한다.

도 10a 및 10b는 종래 금 전극으로 솔더 볼이 접착되는 모습을 보여주는 단면도들이다.

도 10a 및 10b를 참조하면, 종래 금 전극(10)은 솔더 볼을 포함하는 반도체 소자 등에서 자주 사용되는데, 금 전극은 그러한 솔더 볼(20)과 접착되는 경우가 많다. 그러나, 금 전극(10)의 표면이 매끄러운 경우에는 솔더 볼(20)과 약한 결합력으로 인해 반도체 소자 사용 중에 솔더 볼이 떨어져 반도체 소자의 불량을 야기하는 경우가 종종 발생한다. 따라서, 솔더 볼과의 결합력 강화를 위한 방법이 모색되어야 한다.

도 11a 및 11b는 본 발명의 또 다른 실시예에 따른 저임피던스 금 전극으로 솔더 볼이 접착되는 모습을 보여주는 단면도들이다.

도 11a 및 11b를 참조하면, 본 발명의 전기분해를 통해 표면 조도를 향상시킨 금 전극(100)은 앞서 솔더 볼과의 결합력 문제를 해결할 수 있다. 즉, 본 발명의 전기분해를 이용해 얻은 금 전극을 솔더 볼과 결합하는 부분의 전극으로 사용하게 되면, 금 전극(100)의 표면 조도 증가 및 그에 따른 솔더 볼(180)과의 접촉면적 확대로 인하여 결합력이 매우 높아지게 된다. 그에 따라, 종래의 전극과 솔더 볼(180) 사이의 접촉 불량문제를 해결할 수 있다.

도 12는 본 발명의 또 다른 실시예에 따른 저임피던스 금 전극을 포함하는 OTFT(Organic Thin Film Transistor)에 대한 단면도이다.

도 12를 참조하면, 본 실시예의 OTFT는 기판(200), 기판(200) 상의 드레인 및 소오스 전극(300, 400), 드레인 및 소오스 전극(300) 사이의 활성층(500), 활성층(500) 상의 절연층(600) 및 절연층(600) 상의 게이트 전극(700)을 포함한다.

종래 OTFT의 경우 드레인 및 소오스 전극(300, 400)과 활성층(500) 사이의 접촉 불량에 따른 전기적인 특성 저하의 문제가 종종 발생하였다. 그러나 본 실시예의 OTFT에는 드레인 및 소오스 전극(300, 400)으로 앞서 설명한 전기분해를 통해 표면 조도가 증가된 금 박막이 사용된다. 따라서, 앞서, 솔더 불과의 접촉 문제 해결방법과 비슷하게 드레인 및 소오스 전극(300, 400)이 활성층과의 결합력이 강화되어 접촉 불량 문제를 해결할 수 있다. 이러한 활성층과의 결합력 강화는 본 발명의 금 전극의 표면 조도 증가에 따른 접촉 면적 확대에 기인함은 물론이다.

도 12에서 스테거드(staggered) 구조의 OTFT에 전기분해를 통해 얻은 금 전극을 적용하는 것에 대해 설명하였지만, 본 발명의 금 전극이 사용될 수 있는 OTFT가 그러한 스테거드 구조에 한정되는 것은 아니다. 즉, 역스테거드(inverted staggered), 코플랜너(coplanar), 및 역코플랜너(inverted coplanar) 구조 등 다양한 구조의 OTFE에 본 발명의 금 전극을 사용할 수 있음은 물론이다. 또한, OTFT뿐만 아니라, 일반적인 금 전극이 사용되는 모든 전기전자장치에 결합력 강화를 위하여 본 발명의 전기분해를 통해 얻은 금 전극이 사용될 수 있음은 물론이다.

도 13a은 종래의 금 전극 상으로 CNT(Carbon Nano Tube)가 성장한 모습을 보여주는 단면도이다.

도 13a에 도시된 바와 같이 종래 금 전극의 경우, 표면이 매끄러워 단위 면적당 성장시킬 수 있는 CNT 양이 제한적이었다. 그에 따라, 동일 단면적에서 좀더 많은 CNT의 양을 성장시키는 것이 방법이 모색되고 있다.

도 13b는 본 발명의 또 다른 실시예에 따른 저임피던스 금 전극 상으로 CNT가 성장한 모습을 보여주는 단면도이다.

도 13b를 참조하면, 본 실시예에서는 CNT가 성장되는 금 전극으로 전술한 전기분해를 이용하여 표면 조도를 증가시킨 금 전극을 이용한다. 이러한 금 전극은 표면 조도 증가에 따라 표면적이 상대적으로 확대되고, 그에 따라 성장시킬 수 있는 CNT의 양을 현저하게 증가시킬 수 있게 한다.

도 13b에서 CNT를 예로 들어 설명하였지만, 본 발명의 금 전극이 CNT 성장 이용에 한정되지 않음은 물론이다. 즉, 단위 면적당 다른 물질들과의 접촉량을 증가시키기 위해서 본 발명의 금 전극이 사용될 수 있음은 물론이다.

지금까지, 본 발명을 도면에 도시된 실시예를 참고로 설명하였으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

특허청구의 범위

청구항 1.

산성의 전해질 용액을 이용한 전기분해를 통해 증가된 표면 조도(roughness)를 가지며, 상기 전해질 또는 타 전해질 사이의 전극으로 사용 시에, 상기 전기분해 전의 임피던스에 비해 1/10 이하의 임피던스를 가지되 0Ω 보다 큰 임피던스를 가지며, 상기 전기분해 전의 두께보다 얇은 두께를 갖는 단일층의 저임피던스 금 전극(gold electrode).

청구항 2.

제1 항에 있어서,

상기 저임피던스 금 전극은 RMS 표면 조도가 50 nm ~ 100nm인 것을 특징으로 하는 저임피던스 금 전극.

청구항 3.

제1 항에 있어서,

상기 저임피던스 금 전극은 바이오 센서(Bio Sensor)의 전극 또는 전기화학반응 장치에서의 촉매로 이용되는 것을 특징으로 하는 저임피던스 금 전극.

청구항 4.

제1 항에 있어서,

상기 저임피던스 금 전극은 와이어 본딩(wire bonding) 시 솔더볼과의 접촉력 향상을 위해 사용되거나 OTFT(Organic Thin Film Transistor)의 소스 및 드레인 전극으로 사용되는 것을 특징으로 하는 저임피던스 금 전극.

청구항 5.

그라운드(ground) 전압이 인가되는 기준 전극(reference electrode), 마이너스(-) 전압이 인가되는 카운터 전극(counter electrode), 및 플러스(+) 전극이 인가되는 동작 전극(working electrode)을 구비한 3 전극 장치, 또는 마이너스(-) 전압이 인가되는 캐소드 전극(chathode electrode) 및 플러스(+) 전극이 인가되는 애노드(anode electrode)을 구비한 2 전극 장치;

상기 3 전극 장치의 상기 기준 전극 및 카운터 전극에 접촉하거나 상기 2 전극 장치의 상기 캐소드 전극에 접촉하는 산성의 전해질 용액(electrolyte solution); 및

상기 전해질 용액 내에 배치되고 상기 동작 전극 또는 애노드 전극에 연결된 금 박막;을 포함하고,

상기 전극들에 전압을 인가하여 상기 금 박막을 표면 처리하여 금 전극을 형성하는 저임피던스 금 전극 제조 장치.

청구항 6.

제5 항에 있어서,

상기 기준 전극은 은/염화은(Ag/AgCl), 칼로멜(Calomel), 및 황산수은(Hg_2SO_4) 전극 중 어느 하나의 전극으로 형성되고,

상기 카운터 전극 또는 캐소드 전극은 전이금속으로 형성되며,

상기 동작 전극 또는 애노드 전극은 금(Au)으로 형성된 것을 특징으로 하는 금 전극 제조장치.

청구항 7.

삭제

청구항 8.

제5 항에 있어서,

상기 전해질 용액은 전이금속 화합물을 포함하는 것을 특징으로 하는 금 전극 제조장치.

청구항 9.

제8 항에 있어서,

상기 전해질 용액은 물(H_2O), 염화백금($PtCl_6$) 및 아세트산납($Pb(C_2H_3O_2)_2$)을 포함하는 것을 특징으로 하는 금 전극 제조장치.

청구항 10.

제5 항의 저임피던스 금 전극 제조장치를 준비하는 단계;

상기 기준 전극으로 그라운드 전압, 상기 카운터 전극 또는 캐소드 전극으로 마이너스(-) 전압, 및 상기 동작 전극 또는 애노드 전극으로 플러스(+) 전압을 인가하는 단계; 및

상기 전극들로 소정시간 동안 전압을 인가하여 상기 금 박막을 표면 처리하는 단계;를 포함하고,

상기 표면 처리를 통해 상기 금 박막을 저임피던스 금 전극으로 만드는 금 전극 제조방법.

청구항 11.

제10 항에 있어서,

상기 기준 전극은 은/염화은($Ag/AgCl$), 칼로멜($Calomeo$), 및 황산수은(Hg_2SO_4) 전극 중 어느 하나의 전극으로 형성되고,

상기 카운터 전극 또는 캐소드 전극은 전이금속으로 형성되며,

상기 동작 전극 또는 애노드 전극은 금(Au)으로 형성된 것을 특징으로 하는 금 전극 제조방법.

청구항 12.

제10 항에 있어서,

상기 표면 처리는 전기분해에 의한 표면 처리이고,

상기 전기분해에 의해 상기 금 박막의 표면 조도가 증가되며, 증가된 상기 금 박막의 표면 조도는 50 nm ~ 100nm인 것을 특징으로 하는 금 전극 제조방법.

청구항 13.

제10 항에 있어서,

상기 소정 시간은 0.1 ~ 100 초(sec)인 것을 특징으로 하는 금 전극 제조방법.

청구항 14.

제1 항의 저임피던스 금 전극을 포함하는 전기전자장치.

청구항 15.

제14 항에 있어서,

상기 전기전자장치는 두 전극 중 적어도 하나에 상기 저임피던스 금 전극을 이용하고, 상기 두 전극 사이에 전해질 용액을 포함하는 장치인 것을 특징으로 하는 전기전자장치.

청구항 16.

제15 항에 있어서,

상기 전기전자장치는 센서, 전지 및 전기화학반응 장치 중 어느 하나인 것을 특징으로 하는 전기전자장치.

청구항 17.

제14 항에 있어서,

상기 전기전자장치는 반도체 장치 또는 MEMS(Micro Electro Mechanical System) 장치인 것을 특징으로 하는 전기전자장치.

청구항 18.

제17 항에 있어서,

상기 전기전자장치는 반도체 장치이고,

상기 반도체 장치는 활성층이 유기물 반도체인 유기 박막 트랜지스터(Organic Thin Film Transistor: OTFT)이며,

상기 저임피던스 금 전극은 상기 활성층(active layer)에 전극으로서 접합 되는 것을 특징으로 하는 전기전자장치.

청구항 19.

제14 항에 있어서,

상기 전기전자장치는 솔더볼을 포함하고,

상기 저임피던스 금 전극으로 상기 솔더볼이 접합되는 것을 특징으로 하는 전기전자장치.

청구항 20.

제14 항에 있어서,

상기 전기전자장치는 CNT(Carbon Nano Tube)을 포함하고,

상기 CNT는 상기 저임피던스 금 전극 상에서 성장된 것을 특징으로 하는 전기전자장치.

청구항 21.

단일층의 금 전극의 전기분해에 이용되는 전해질 용액으로서, 상기 전기분해 시에, 상기 금 전극의 표면 조도(roughness)를 증가시키고, 상기 금 전극의 임피던스를 상기 전기분해 전의 임피던스에 비해 1/10 이하로 감소시키며 산성의 액성을 갖는 저임피던스 금 전극 제조용 전해질 용액.

청구항 22.

제21 항에 있어서,

상기 전해질 용액은 전이금속 화합물을 포함하거나 또는 물(H_2O), 염화백금($PtCl_6$) 및 아세트산납($Pb(C_2H_3O_2)_2$)을 포함하는 것을 특징으로 하는 저임피던스 금 전극 제조용 전해질 용액.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 금 전극 제조장치를 보여주는 단면도이다.

도 2a ~ 2d는 도 1의 금 전극 제조장치를 통해 시간에 따라 금 박막이 전기분해되어 표면 조도가 증가하는 모습을 보여주는 AFM 사진들이다.

도 3a는 종래 백금 도금 방법을 통해 임피던스가 감소하는 모습을 보여주는 그래프이다.

도 3b는 본 발명의 금 박막이 전기분해를 통해 임피던스가 감소하는 모습을 보여주는 그래프이다.

도 4는 본 발명의 금 박막이 시간에 따라 전기분해되어 표면 조도(roughness)가 증가하는 모습을 보여주는 그래프이다.

도 5는 본 발명의 금 박막이 시간에 따라 전기분해되고 있는 모습을 보여주는 사진이다.

도 6a는 전기분해 전의 웨이퍼 상의 금 박막에 대한 사진이다.

도 6b는 도 6a의 I-I'라인을 통해 알파-스텝(Alpha-step) 장비를 이용하여 간접적으로 전극의 강도를 측정한 테스트 그래프이다.

도 6c는 도 6a의 표면 사진을 단면으로 비교하여 보여주는 단면도이다.

도 7a는 본 발명의 전기분해 후의 웨이퍼 상의 금 전극에 대한 사진이다.

도 7b는 도 7a의 II-II'라인을 통해 알파-스텝 장비를 이용하여 간접적으로 전극의 강도를 측정한 테스트 그래프이다.

도 8은 본 발명의 다른 실시예에 따른 저임피던스 금 전극을 포함한 연료 전지에 대한 단면도이다.

도 9는 본 발명의 다른 실시예에 따른 저 임피던스 금 전극 제조방법에 대한 흐름도이다.

도 10a 및 10b는 종래 금 전극으로 솔더 볼이 접착되는 모습을 보여주는 단면도들이다.

도 11a 및 11b는 본 발명의 또 다른 실시예에 따른 저임피던스 금 전극으로 솔더 볼이 접착되는 모습을 보여주는 단면도들이다.

도 12은 본 발명의 또 다른 실시예에 따른 저임피던스 금 전극을 포함하는 OTFT에 대한 단면도이다.

도 13a은 종래의 금 전극 상으로 CNT가 성장한 모습을 보여주는 단면도이다.

도 13b는 본 발명의 또 다른 실시예에 따른 저임피던스 금 전극 상으로 CNT,가 성장한 모습을 보여주는 단면도이다.

<도면의 주요 부분에 대한 설명>

100: 금 박막 또는 금 전극 110: 기준 전극

120: 카운터 전극 130: 동작 전극

140: 전해질 용액 150: 전해질 용액 펜스

160: 패시베이션층 170: 글래스 웨이퍼

180: 솔더 볼 200: 기관

300, 400: 드레인, 소오스 전극 500: 활성층

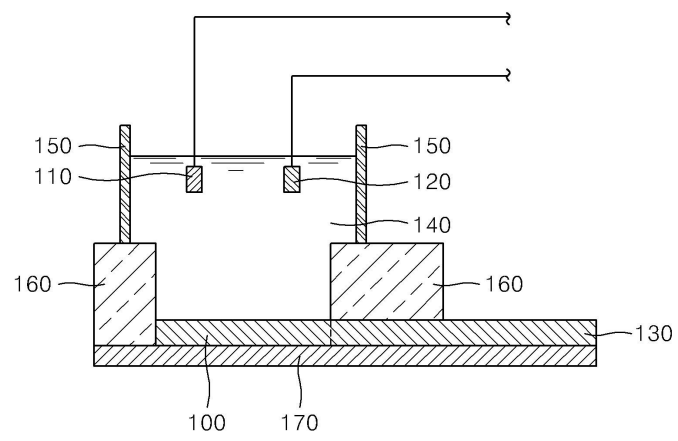
600: 절연층 700: 게이트 전극

800: CNT 1000: 전해질층

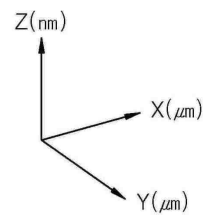
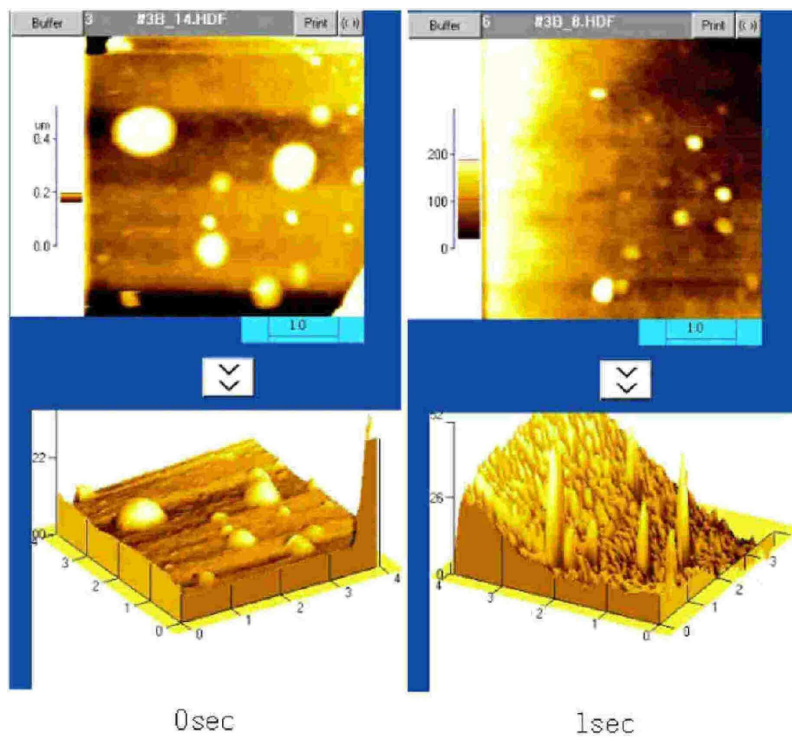
1100: 연료 공급부 1200: 산화재 공급부

도면

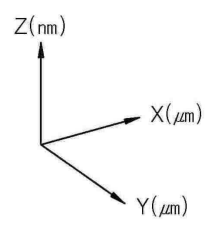
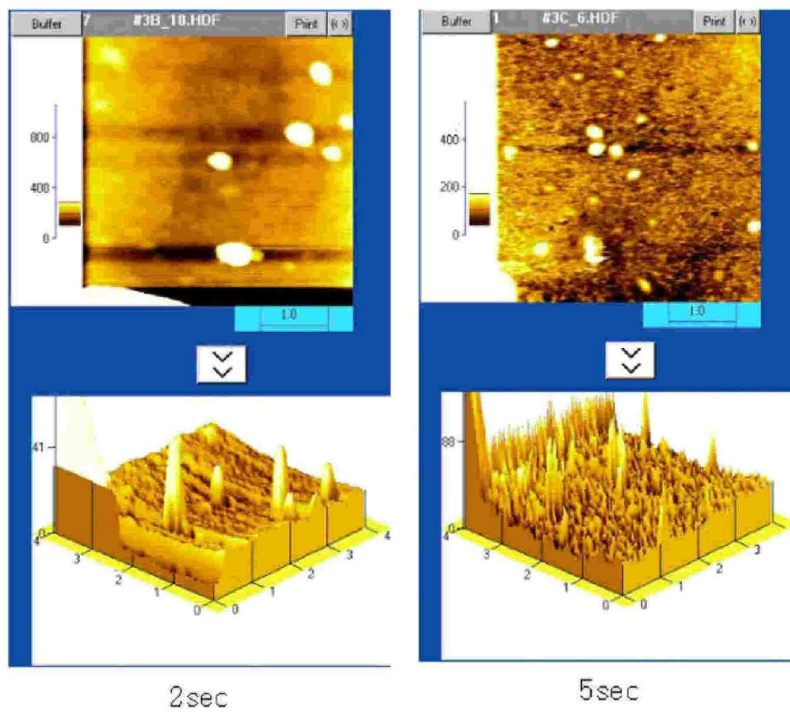
도면1



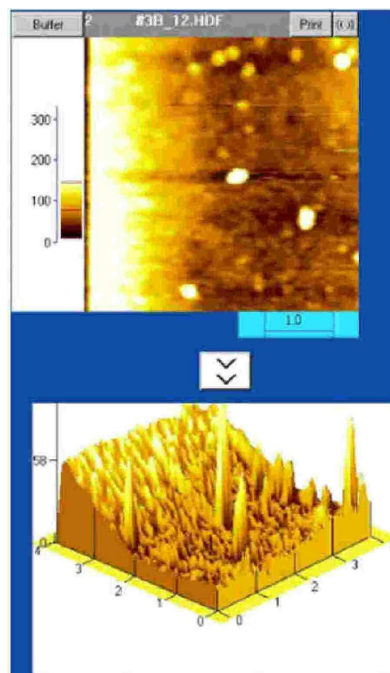
도면2a



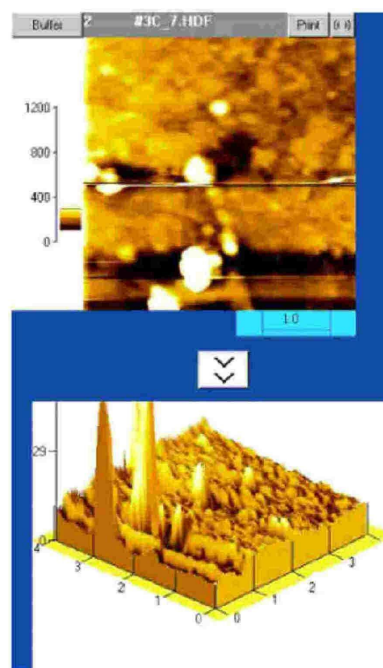
도면2b



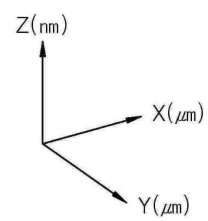
도면2c



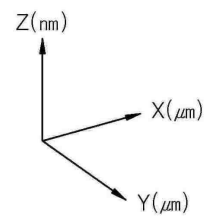
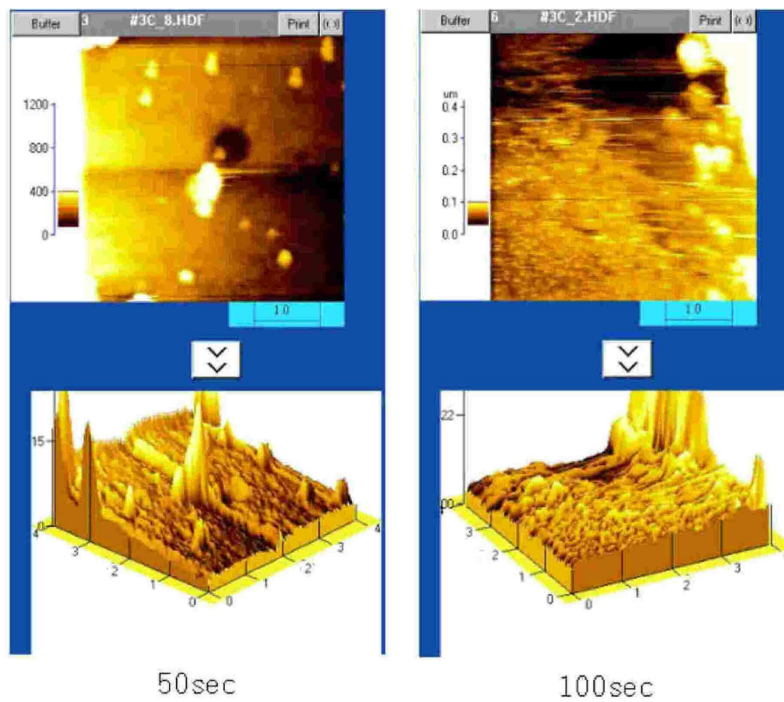
10sec



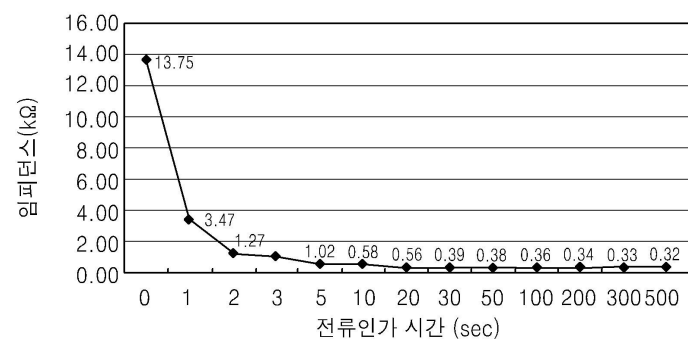
20sec



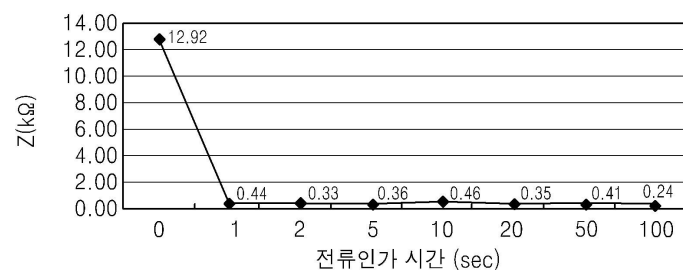
도면2d



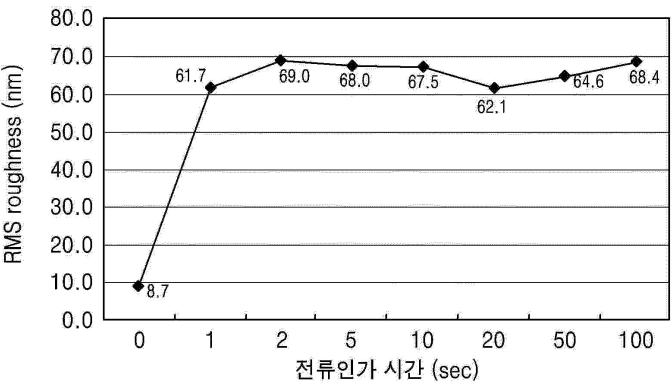
도면3a



도면3b



도면4



도면5

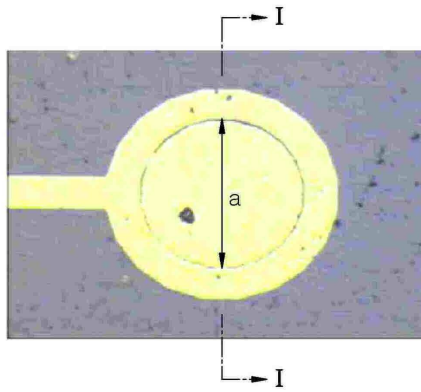
50	10	2	0	분해 시간(sec)	전기 분해 후 전극 모습
100	20	5	1	분해 시간(sec)	전기 분해 후 전극 모습

160

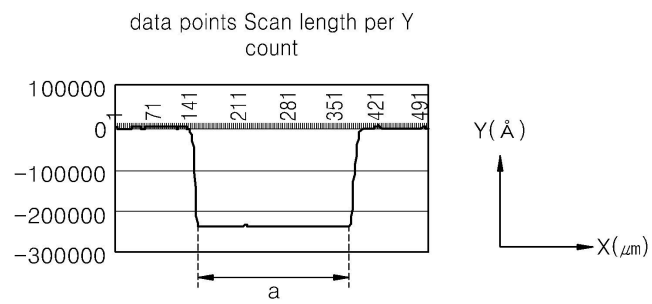
100

130

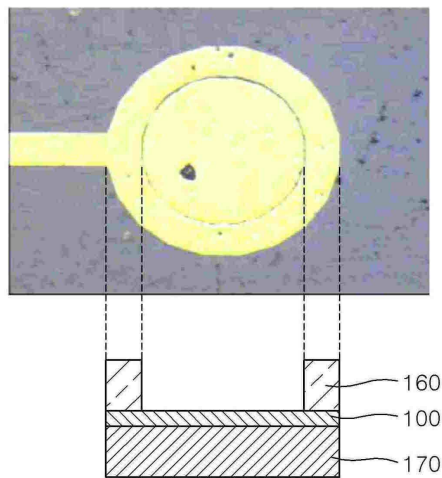
도면6a



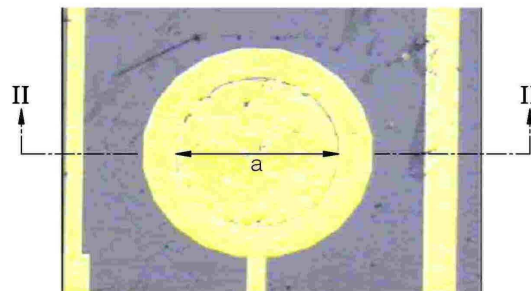
도면6b



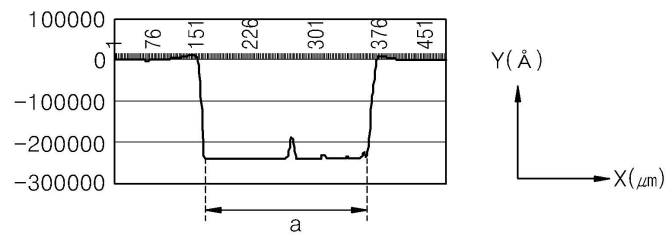
도면6c



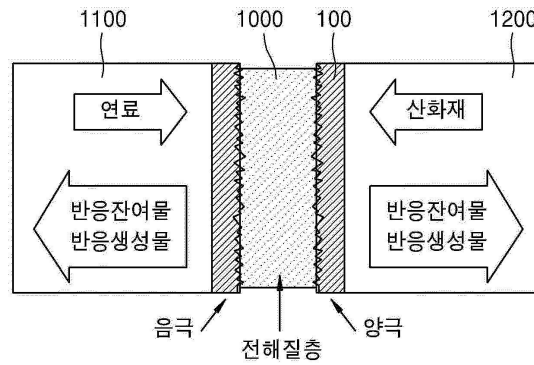
도면7a



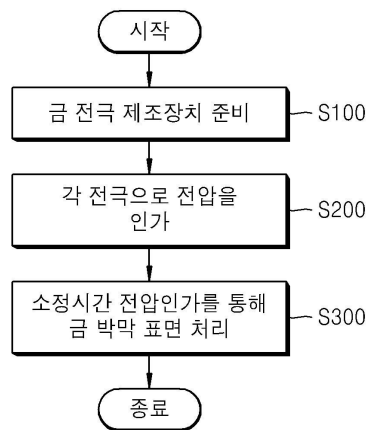
도면7b



도면8



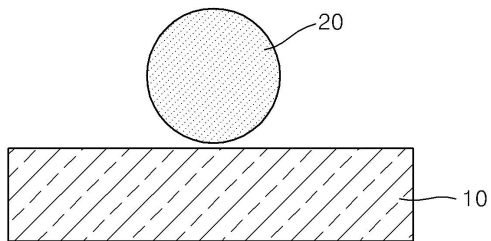
도면9



도면10

삭제

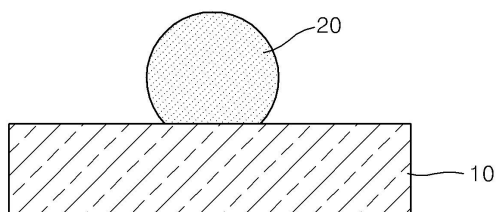
도면10a



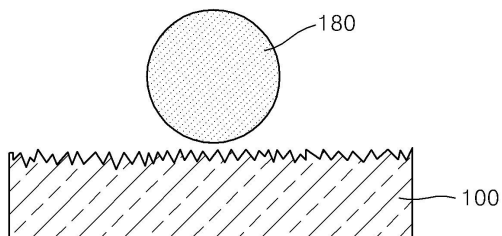
도면9b

삭제

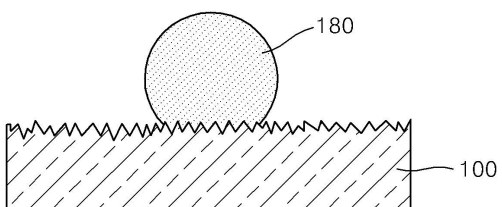
도면10b



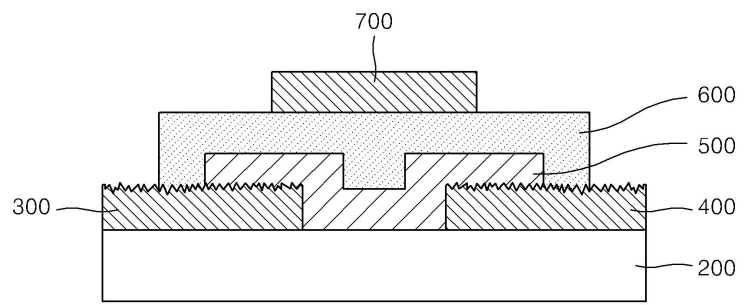
도면11a



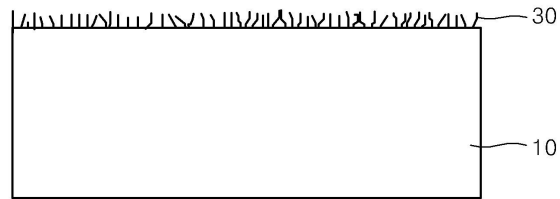
도면11b



도면12



도면13a



도면13b

